# MISC

Компьютер с минимальным набором команд (MISC) представляет собой архитектуру центрального процессора (ЦП), обычно в форме микропроцессора, с очень небольшим количеством основных операций и соответствующих кодов операций, вместе образующих набор инструкций, отличается наилучшей эффективностью и простотой в сравнении с CISC и RISC. Такие наборы обычно основаны на стеке, а не на регистре, чтобы уменьшить размер спецификаторов операндов. Такая архитектура стековой машины по своей сути проще, поскольку все инструкции работают с самыми верхними элементами стека. Одним из результатов архитектуры стека является в целом меньший набор инструкций, позволяющий использовать меньший и более быстрый блок декодирования инструкций с более быстрой работой отдельных инструкций.

Может содержать в себе **блок RISC**, обрабатывающий в себе от 10 базовых команд (**+**, **—**, **/**, **\***, **if**, **else** & etc), из которых формируются более сложные операции над значениями, методом ветвления полученных результатов в **ПЗУ**. С точки зрения быстродействия, время выполнения инструкции, скорость записи и передачи данных в память, сократилось бы в разы, так как не нужно было бы ожидать, пока заполнится и очистится конвейер, а выполнять всё «потоково» без задержек.

Отдельно от определения стека архитектуры MISC, архитектура MISC определяется количеством поддерживаемых инструкций. Обычно считается, что компьютер с минимальным набором инструкций имеет 32 или менее инструкций, где инструкции типа NOP, RESET и CPUID обычно не учитываются консенсусом из-за их фундаментального характера. 32 инструкции рассматриваются как максимально допустимое количество инструкций для MISC. Реализованные инструкции ЦП по умолчанию не должны поддерживать широкий набор входных данных, поэтому обычно это означает 8-битный или 16-битный ЦП. Если ЦП имеет бит NX (no-execute), он, скорее всего, будет рассматриваться как компьютер со сложным набором команд (CISC) или компьютер с сокращенным набором команд (RISC). Микросхемы MISC обычно не имеют какой-либо аппаратной защиты памяти, если только нет конкретной причины для использования этой функции. Если ЦП имеет подсистему микрокода, это исключает его из MISC. Единственный режим адресации, который считается приемлемым для ЦП MISC, - это загрузка / сохранение, такой же, как и для ЦП компьютера с сокращенным набором команд (RISC). ЦП MISC обычно могут иметь от 64 КБ до 4 ГБ доступной адресуемой памяти, но большинство конструкций MISC имеют размер менее 1 мегабайта. Кроме того, конвейеры команд MISC, как правило, очень просты. Конвейеры инструкций, прогнозирование ветвлений, неупорядоченное выполнение, переименование регистров и спекулятивное выполнение в целом исключают классификацию ЦП как архитектуры MISC.

Некоторые из первых цифровых компьютеров, реализованных с наборами инструкций, по современному определению были компьютерами с минимальным набором инструкций. Среди этих различных компьютеров только ILLIAC и ORDVAC имели совместимые наборы инструкций.

Недостатком MISC является то, что инструкции, как правило, имеют более последовательные зависимости, что снижает общий параллелизм на уровне инструкций. Архитектуры MISC имеют много общего с некоторыми особенностями некоторых языков программирования, такими как использование стека в Forth и виртуальная машина Java. Оба слабы в обеспечении полного параллелизма на уровне инструкций.